

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-144034
(43)Date of publication of application : 30.07.1985

(51)Int.Cl.

H04B 9/00

(21)Application number : 58-248219
(22)Date of filing : 30.12.1983

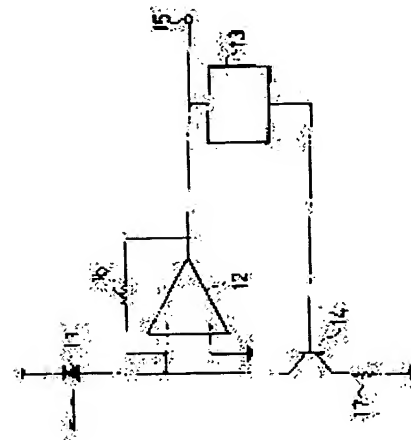
(71)Applicant : FUJITSU LTD
(72)Inventor : FUKUGAHARA TSUTOMU
HANANO NAOMASA
TAKAHASHI MASAOKI
FUJINO SHOJI

(54) AGC CIRCUIT

(57)Abstract:

PURPOSE: To make a photoelectric conversion output signal level to a constant value by providing a constant current circuit shunting a current flowing to a feedback resistor of a parallel feedback amplifier and a level detection circuit detecting an output signal level of the parallel feedback amplifier and controlling the current value of the constant current circuit in a reception circuit for an optical signal so as to widen the dynamic range.

CONSTITUTION: When the input optical signal power of a photoelectric converting element 11 is large, a current flowing to a feedback resistor 16 is large and an output signal level of a parallel feedback amplifier 12 is increased accordingly. The increase in the output signal level is detected by a level detection circuit 13 so as to control a current flowing to a transistor (TR)14 larger. Then since the current flowing to the feedback resistor 16 is small, the output signal level of the parallel feedback amplifier 12 is decreased. When the input optical signal power is decreased conversely, the current flowing to the feedback resistor 16 is decreased and the output signal level of the parallel feedback amplifier 12 is decreased. When the current flowing to the TR14 is small, the current flowing to the feedback resistor 16 is increased, then the output signal level of the parallel feedback amplifier 12 is increased.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

BEST AVAILABLE COPY

2/2 ハーン

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

91122945 附件 1 91122945 特許出願公報 (一)

⑨ 日本国特許庁 (J P) ⑩ 特許出願公開
⑫ 公開特許公報 (A) 昭60-144034

⑬ Int. Cl. 4 識別記号 庁内整理番号 ⑭ 公開 昭和60年(1985)7月30日
H 04 E 9/00 S-6538-5K

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 AGC回路

⑯ 特 願 昭58-248219
⑰ 出 願 昭58(1983)12月30日

⑱ 発 明 者	福 川 原 勤	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 発 明 者	花 野 直 政	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 発 明 者	高 橋 正 昭	川崎市中原区上小田中1015番地	富士通株式会社内
⑱ 発 明 者	藤 野 尚 司	川崎市中原区上小田中1015番地	富士通株式会社内
⑲ 出 願 人	富士通株式会社	川崎市中原区上小田中1015番地	
⑳ 代 理 人	弁理士 柏谷 昭司	外1名	

明 細 書

- 1 発明の名称 AGC回路
- 2 特許請求の範囲

光電変換素子の出力信号を加える並列帰還型増幅器と、該並列帰還型増幅器の帰還抵抗に流れる電流を分流する定電流回路と、前記並列帰還型増幅器の出力信号レベルを検出して前記定電流回路の電流値を制御するレベル検出回路とを備えたことを特徴とするAGC回路。

- 3 発明の詳細な説明

発明の技術分野

本発明は、光信号の受信回路に於いて、光電変換出力信号レベルの一定化を図るAGC回路に関するものである。

従来技術と問題点

光ファイバ等により伝送されたアナログ光信号を電気信号に変換する光信号の受信回路に於いては、光電変換素子により変換された出力信号のレベルを一定化する為のAGC回路が設けられている。例えば、第1図に示すように、p i nダイオ

ードやアバランシェフォトダイオード等の光電変換素子1に光信号が入力され、その出力信号は帰還抵抗6を接続した並列帰還型増幅器2により増幅され、抵抗7を介して出力端子5から後段の回路へ加えられ、且つピーク検出等によるレベル検出回路3に加えられる。このレベル検出回路3の検出出力信号により可変抵抗素子としての電界効果トランジスタ4が制御され、抵抗7とによる分圧出力信号レベルが一定となるように制御されることになる。

このようなAGC回路に於いては、ダイナミックレンジが広く歪が生じないことが要望されるものである。しかし、前述の並列帰還型増幅器2の出力信号レベルは、入力光信号パワーに対応して大きくなるから、電界効果トランジスタ4の直線特性の範囲以上の出力信号レベルとなると、非直線の範囲で動作することになるので、出力信号に歪が生じることになる。

又光電変換素子1としてアバランシェフォトダイオードを用い、その増倍率を制御するAGC回

路も知られているが、増倍率の制御範囲は比較的狭いものであるから、ダイナミックレンジを広くすることができないものであった。従って、アナログ光信号を伝送する場合、入力光信号パワーが大きくなった時に歪を発生させることなく、AGC動作を行わせることは容易でなかった。

発明の目的

本発明は、ダイナミックレンジを広くして、入力光信号パワーが大きいか場合にも歪が生じることなく、光電変換出力信号レベルを一定化できるようにすることを目的とするものである。

発明の構成

本発明は、光電変換素子の出力信号を加える並列帰還型増幅器と、該並列帰還型増幅器の帰還抵抗に流れる電流を分流する定電流回路と、前記並列帰還型増幅器の出力信号レベルを検出して前記定電流回路の電流値を制御するレベル検出回路とを備えたものであり、以下実施例について詳細に説明する。

発明の実施例

の増大をレベル検出回路13で検出し、トランジスタ14に流れる電流を大きくするように制御する。トランジスタ14に流れる電流が大きくなると、帰還抵抗16に流れる電流は小さくなるから、並列帰還型増幅器12の出力信号レベルは低下することになる。

反対に入力光信号パワーが小さくなると、帰還抵抗16に流れる電流は小さくなり、並列帰還型増幅器12の出力信号レベルは小さくなる。この出力信号レベルの低下をレベル検出回路13で検出し、トランジスタ14に流れる電流が小さくなるように制御する。トランジスタ14に流れる電流が小さくなると、帰還抵抗16に流れる電流が大きくなるので、並列帰還型増幅器12の出力信号レベルが増大する。従って、並列帰還型増幅器12の出力信号レベル、即ち出力端子15から出力される信号レベルを、入力光信号パワーの変動に対して一定化することができることになる。

発明の効果

以上説明したように、本発明は、pinダイオ

第2図は、本発明の実施例の要部ブロック図であり、11はpinダイオード、アバランシェフォトダイオード等の光電変換素子、12は並列帰還型増幅器、13はレベル検出回路、14は定電流回路を構成するトランジスタ、15は出力端子、16は帰還抵抗、17は抵抗である。定電流回路を構成するトランジスタ14は、バイポーラ型でも電界効果型でも使用することができるものであり、このトランジスタ14は、レベル検出回路13により電流値が制御され、それにより並列帰還型増幅器12の帰還抵抗16に流れる電流を分流するものである。又定電流回路は、入力インピーダンスを無限大と見做すことができるものであるから、帰還抵抗16に流れる電流を分流するように電流値を制御しても、光電変換素子11からみた等価抵抗が変化しないものとなる。

光電変換素子11の入力光信号パワーが大きくなった場合、帰還抵抗16に流れる電流も大きくなり、それに対応して並列帰還型増幅器12の出力信号レベルは大きくなる。この出力信号レベル

ード、アバランシェフォトダイオード等の光電変換素子11の出力信号を加える並列帰還型増幅器12と、この並列帰還型増幅器の帰還抵抗16に流れる電流を分流するトランジスタ14等からなる定電流回路と、前記並列帰還型増幅器12の出力信号レベルを検出して前記定電流回路の電流値を制御するレベル検出回路13とを備えたものであり、入力光信号パワーが増大した場合に、並列帰還型増幅器12の帰還抵抗16に流れる電流を定電流回路に分流するので、出力信号レベルの増大を抑制して、出力信号レベルの一定化を図ることができる。従って、入力光信号パワーが大きくなっても、歪を生じることなく、AGC動作を行わせることができるものである。

又定電流回路により帰還抵抗16に流れる電流を分流するものであるから、光電変換素子11の等価負荷抵抗が変化しないことになり、S/Nの劣化が生じない利点もある。

4 図面の簡単な説明

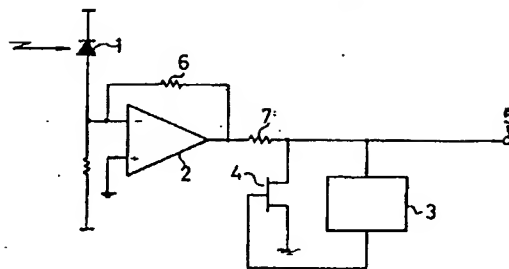
第1図は従来例のAGC回路のブロック図、第

2図は本発明の実施例の要部ブロック図である。

11は光電変換素子、12は並列帰還型増幅器、13はレベル検出回路、14はトランジスタ、15は出力端子、16は帰還抵抗、17は抵抗である。

特許出願人 富士通株式会社
代理人弁理士 柏谷昭司
代理人弁理士 渡邊弘一

第1図



第2図

